

# 片状钽电容失效分析

刘家欣, 肖大维, 徐征

(武汉大学自动化系, 湖北武汉 430072)

**摘要:**针对片状钽电容在实际使用中失效率过高的问题,从电路设计和制造工艺两个方面分析导致片状钽电容失效的原因,并根据分析的结果给出相应的预防其失效的具体措施。

采用固体钽电容的电路会不会比采用铝电解电容的好呢?回答是肯定的,但不是在性能上,而是在稳定性和适应性方面。固体钽电容最大的优点是对环境变化反应“迟钝”,而铝电容在一些比较极端的环境下,例如长期工作在高温或低温下,可能会导致容量变小,失效和滤波性能变差等。并且这些变化不可恢复,即使环境恢复正常,铝电解电容也不能恢复到原来的容量,而固体钽电容却具有良好的“自愈”特性。

近年来,单板元器件密度越来越高,单板对元器件的小型化、表贴化要求也越来越高,片状钽电容在这方面较易实现,因而在电路中应用的越来越多。但同时片状钽电容的失效问题越来越受到关注,片状钽电容在某些电路中,失效时会出现燃烧,发烟等现象。由于片状钽电容的易暴性和污染性有些国家的设备甚至在电源(DC/DC)电路中禁止使用片状钽电容,本文旨在分析导致片状钽电容失效的原因,并给出相应的预防措施。

## 1 片状钽电容失效特点

早期的钽电容失效主要是两个因素造成的,最明显的是由于极性接反引起的击穿失效,这种失效多在研发阶段,由于设计和测试不当引起的,所以禁止使用万用表电阻档对片状钽电容电路或其本身进行不分极性的电阻测试。另外一种较为隐避的失效通常在实际工作时出现,其原因是由于焊接温度过高,焊接持续时间过长,导致钽电容内钽丝与阳极引线熔焊的焊锡受热流出,形成多余物,造成

短路失效。随着钽电容的贴片化和工艺水平的提高,这种失效已经可以控制并消除,同时更为深层次的失效原因也开始暴露。在实际生产和使用中我们发现,片状钽电容失效呈现以下特点:

- (1) 容值较大的片状钽电容比容值较小的片状钽电容更容易失效;
- (2) 片状钽电容失效多发生在固定的位置,或固定的电路中,譬如电源滤波电路中;
- (3) 电源滤波电路中第一个钽电容最易失效;
- (4) 在 ICT、FT 测试时的上电瞬间片状钽电容最容易失效;
- (5) 老化过程中钽电容容易失效;
- (6) 散热较差的区域片状钽电容更容易失效;
- (7) 浪涌情况下片状钽电容更容易失效。

总结上述现象,我们发现几个主要导致片状钽电容失效的因素,容值、温度和浪涌。下面,我们就从这 3 个方面分析这些因素究竟是如何导致片状钽电容失效的。

## 2 片状钽电容失效原因分析

### 2.1 容值如何引起片状钽电容的失效

将滤波电路中容易失效的大容值片状钽电容更换成几个并联的小容值的片状钽电容,两者等效容值相同。但前者明显比后者容易失效。分析发现,关键是两者的耐压值不同。随着片状钽电容容值的增大,体积将增大,耐压值和串联阻抗会降低。因此较小容值的片状钽电容具有较高的耐压值,所以也就不容易失效。可见容值对片状钽电容失效的影

响本质上是耐压值对片状钽电容失效的影响。

在固体片状钽电容上加高电压,内部形成高的电场,易于局部击穿,使其失效,也就是我们常说的“场致失效”。所以提高片状固钽可靠性,必须降额使用,高可靠性线路中片状固钽额定电压降额50%,其工作寿命可延长100倍<sup>[2]</sup>。

## 2.2 温度如何引起片状钽电容的失效

片状固钽的 $Ta_2O_5$ 介质氧化膜具有单向导电性能,当有充放大电流通过 $Ta_2O_5$ 介质氧化膜,会引起发热失效。 $Ta_2O_5$ 介质氧化膜厚度只有A级,无充放大电流时,介质氧化膜相当稳定,其离子排列不规则,无序,称作无定形结构,呈五彩干涉色。当有大电流时,温度升高,无定形结构向定形结构逐步转化,离子排列变为有序,称之为“晶化”,呈现颜色不再是五彩干涉色,而是无光泽,较暗的颜色。 $Ta_2O_5$ 介质氧化薄膜的“晶化”导致片状钽电容器性能恶化,直至击穿失效。

可见,阻止“热致失效”的关键是采取“限流”措施,这也是为什么厂家和国军标一贯推荐固体片状钽电容的充电回路应设计具有 $3\Omega/V$ 的保护电阻。线路中的串联电阻从 $3\Omega/V$ 下降到 $0.1\Omega/V$ ,则其可靠性下降一个数量级。但是在电源滤波电路中,如果片状钽电容的充电回路设计 $3\Omega/V$ 的保护电阻,电源滤波的效果会受到很大影响,综合考虑可靠性,电路复杂度与电源滤波效果,实际使用中通常采取增加降额和运用“缓启动”电路来提高片状钽电容的可靠性,同时避免较高的环境温度,让片状钽电容远离热源。

## 2.2 浪涌如何导致片状钽电容的失效

图1是一个典型的开关模式,当电源上电时,电压上升到一定阈值时开关才启动,当开关关闭时能量转移到 $C_1$ (输入电容),启动产生自谐振频率的阻尼振荡暂态。

为了评估电路的特性,使用 $47\mu H$ 的输出电感、 $220\mu F$ 的输出电容,用 $300\text{ mohms}$ 模拟电容、电感和线的电阻。应用SPICE软件,电源电压取12V,以不同的电压建立速率,模拟电源对片状钽电容的瞬态冲击特性。模拟模型应用电流公式: $i=Cdv/dt$ ,

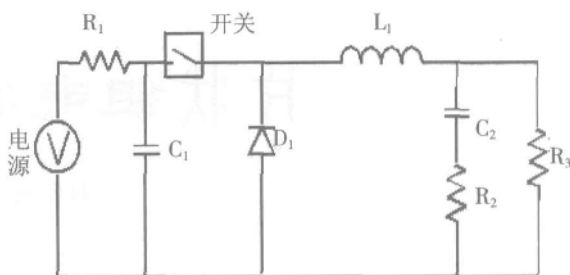


图1 使用片状钽电容的电源滤波电路

图2、图3清楚地显示了控制 $dv/dt$ 。对输入电容的重要性。

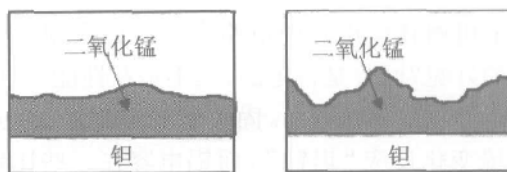


图2  $MnO_2$ 层的平坦度与失效率的关系

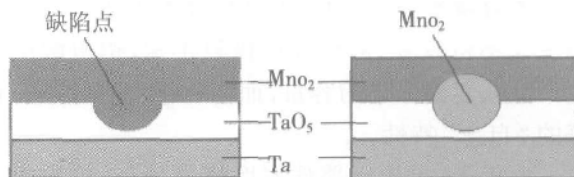


图3 电介质缺陷区示意图

从以上2组图形可以看到,浪涌电流的大小决定于电压上升的速率,上电时的浪涌电流施加到输入电容上,电容承受浪涌的能力依赖于它的额定电压。电容中电介质越厚内部场强就越低,额定电压就越高,承受浪涌的能力就越强,因此我们倾向于使用额定电压较高的片状钽电容,这也是片状钽电容使用需要降额的原因之一。

如果增加片状钽电容的输入外接电阻,通过电阻的分压,可以减小电容的峰值电流,提高片状钽电容应用的可靠性,制造商与国军标一贯推荐 $3\Omega/V$ 或 $1\Omega/V$ 的电阻与片状钽电容串联使用,串联电阻可以降低浪涌电流的峰值,但是同时增加了阻尼电阻,降低了电路的Q值,例如在12V的电源线上,片状钽电容需要串联 $12\sim 36\Omega$ 的电阻,但是这在电源滤波电路中几乎不可能实现,解决这一问题并非唯一,可以通过片状钽电容降额以及运用“缓启动”等方式来解决。

在低阻抗电路中,电流瞬态冲击峰值幅度取决于片状钽电容内部的 ESR, 承受相同的冲击电流, ESR 低的片状钽电容比 ESR 高的片状钽电容失效的可能性大,因为片状钽电容容值越高,体积越大,等效电阻 ESR 就越小,较小体积的片状钽电容内部有较高的 ESR, 它本身就限制了最大浪涌电流,因此大容值的片状钽电容通常由多个小容值的片状钽电容并联代替。

### 3 制造工艺对片状钽电容失效率的影响

前面我们介绍了片状钽电容在使用中造成失效的外部因素,本节我们讨论一下片状钽电容本身的制造缺陷是如何导致其在使用中失效的。

下面是影响片状钽电容失效率的几个具体因素:

(1) 纯度:钽粉的纯度是构造电介质强度的一个重要因素,高纯度的钽粉电介质强度高,能够承受更高的电流冲击。钽粉的纯度不高,电介质的质量就差,承受冲击电流的能力就差。

(2) 电介质的厚度:电场强度  $E=U/d$  ( $U$ : 电压,  $d$ : 厚度), 从公式中可以推断出电介质的厚度越大承受电场强度也就越大,所以电介质较薄的区域承受电压的能力就越低。

(3) 片状钽电容密封材料:作为钽粉密封材料的环氧树脂,如果对钽有显著的扩散系数,当片状钽电容受到热冲击或是处于高温环境下,热应力就会加到片状钽电容的阳极,使环氧树脂扩散进入钽粉的阳极区域,降低了钽粉的纯度,导致片状钽电容承受冲击的能力降低。

(4)  $MnO_2$  层的平坦度:  $MnO_2$  层如果具有多孔性或层表面不平坦, 流过片状钽电容的电流通过  $MnO_2$  时密度就不均匀,更多的电流通过  $MnO_2$  厚度小的区域,这些区域承受了相对大的功率,失效可能性就高,见图 2。

但是,钽粉的纯度、电介质的厚度、片状钽电容密封材料以及  $MnO_2$  层的平坦度等片状钽电容制造工艺方面的缺陷,并不意味着片状钽电容在使用中就会失效,而是它承受功率的能力相对较低,当片状钽电容受到浪涌电流冲击或高温工作时,失效的

可能性就会增大。

片状钽电容的一个重要特性就是“自愈”功能。固体片状钽电容受到高电流、高电压等破坏因素冲击时,并非就损坏,这是因为固体片状钽电容在高阻抗电路中暂时的击穿可以“自愈”。假设在片状钽电容的阳极区域有一个电介质较薄的位置,片状钽电容的大部分电流(充放电电流、漏电流等)将流过这个位置,见图 3 所示,这个位置将被加热,如果温度上升到  $400\sim 500\text{ }^{\circ}\text{C}$  之间,将会发生如下化学反应:



导电性良好的  $MnO_2$  化学反应后转变为导电性差的  $Mn_2O_3$ , 缺陷位置由导电物料  $MnO_2$  转换为不导电物料  $Mn_2O_3$  后,流过这个位置的电流将大大的减小,这个缺陷点被有效的“plugged (弥补)”,片状钽电容又可以正常工作了。

### 4 预防片状钽电容失效的措施

通过对片状钽电容的失效分析,我们可以发现失效的片状钽电容有以下特点:失效片状钽电容降额不够、电容容值较大、串联等效电阻较小、距电源端较近。所以相应的预防失效措施:

(1) 降额:一般情况下,片状钽电容应用电压必须降额 50% 以上。

(2) 并联得到大容值:通过几个较小容值的片状钽电容并联得到较大的容值。

(3) 反向电压限制:固体表贴片状钽电容为极性电容器,一般不允许加反向电压,绝对不允许使用万用表不区别极性的对片状钽电容进行电阻测试。

(4) 在电源电路中,采用“缓启动”方式,减小上电时的浪涌电流。

(5) 片状钽电容应该远离热源,片状钽电容的环境温度、片状钽电容的内部温度以及壳温应限制在  $50\text{ }^{\circ}\text{C}$  以下。

(6) 电路中纹波电流流过片状钽电容产生功率损耗,使片状钽电容自身温度升高增加加热击穿的可能性,因此实际片状钽电容的应用电路中纹波电流一定要小于厂家指标。