

印刷电路板工艺设计规范

一、目的：

规范印制电路板工艺设计，满足印制电路板可制造性设计的要求，为硬件设计人员提供印制电路板工艺设计准则，为工艺人员审核印制电路板可制造性提供工艺审核准则。

二、范围：

本规范规定了硬件设计人员设计印制电路板时应该遵循的工艺设计要求，适用于公司设计的所有印制电路板。

三、特殊定义：

印制电路板 (PCB, printed circuit board)：

在绝缘基材上，按预定设计形成印制组件或印制线路或两者结合的导电图形的印制板。

组件面 (Component Side)：

安装有主要器件 (IC 等主要器件) 和大多数元器件的印制电路板一面，其特征表现为器件复杂，对印制电路板组装工艺流程有较大影响。通常以顶面 (Top) 定义。

焊接面 (Solder Side)：

与印制电路板的组件面对应的另一面，其特征表现为元器件较为简单。通常以底面 (Bottom) 定义。

金属化孔 (Plated Through Hole)：

孔壁沉积有金属的孔。主要用于层间导电图形的电气连接。

非金属化孔 (Unsupported hole)：

没有用电镀层或其它导电材料涂覆的孔。

引线孔 (组件孔)：

印制电路板上用来将元器件引线电气连接到印制电路板导体上的金属化孔。

通孔：

金属化孔贯穿连接 (Hole Through Connection) 的简称。

盲孔 (Blind via)：

多层印制电路板外层与内层层间导电图形电气连接的金属化孔。

埋孔 (Buried Via)：

多层印制电路板内层层间导电图形电气连接的金属化孔。

测试孔：

设计用于印制电路板及印制电路板组件电气性能测试的电气连接孔。

安装孔：

为穿过元器件的机械固定脚，固定元器件于印制电路板上的孔，可以是金属化孔，也可以是非金属化孔，形状因需要而定。

塞孔：

用阻焊油墨阻塞通孔。

阻焊膜 (Solder Mask, Solder Resist)：

用于在焊接过程中及焊接后提供介质和机械屏蔽的一种覆膜。

焊盘 (Land, Pad)：

用于电气连接和元器件固定或两者兼备的导电图形。

其它有关印制电路的名词术语和定义参见 GB2036-80《印制电路名词术语和定义》。

组件引线 (Component Lead)：从组件延伸出的作为机械连接或电气连接的单股或多股金属导线，或者已经成形的导线。

折弯引线 (Clinched Lead)：焊接前将组件引线穿过印制板的安装孔然后弯折成形的引线。

轴向引线 (Axial Lead)：沿组件轴线方向伸出的引线。

波峰焊 (Wave Soldering)：印制板与连续循环的波峰状流动焊料接触的焊接过程。

回流焊 (Reflow Soldering)：是一种将元器件焊接端面和 PCB 焊盘涂覆膏状焊料后组装在一起，加热至焊料熔融，再使焊接区冷却的焊接方式。

桥接 (Solder Bridging): 导线间由焊料形成的多余导电通路。

锡球 (Solder Ball): 焊料在层压板、阻焊层或导线表面形成的小球 (一般发生在波峰焊或回流焊之后)。

拉尖 (Solder Projection): 出现在凝固的焊点上或涂覆层上的多余焊料凸起物。

墓碑, 组件直立 (Tombstone Component): 一种缺陷, 双端片式组件只有一个金属化焊端焊接在焊盘上, 另一个金属化焊端翘起, 没有焊接在焊盘上。

集成电路封装缩写:

BGA (Ball Grid Array): 球栅数组, 面数组封装的一种。

QFP (Quad Flat Package): 方形扁平封装。

PLCC (Plastic Leaded Chip Carrier): 有引线塑料芯片载体。

DIP (Dual In-line Package): 双列直插封装。

SIP (Single inline Package): 单列直插封装

SOP (Small Out-Line Package): 小外形封装。

SOJ (Small Out-Line J-Leaded Package): J 形引线小外形封装。

COB (Chip on Board): 板上芯片封装。

Flip-Chip: 倒装焊芯片。

片式组件 (CHIP): 片式组件主要为片式电阻、片式电容、片式电感等无源组件。根据引脚的不同, 有全端子组件 (即组件引线端子覆盖整个组件端) 和非全端子组件, 一般的普通片式电阻、电容为全端子组件, 而像钽电容之类则为非全端子组件。

THT (Through Hole Technology): 通孔插装技术

SMT (Surface Mount Technology): 表面安装技术

四、规范内容:

我司推荐的加工工艺

电子装联工艺中有多种加工工艺, 包括 SMT、THT 和 SMT/THT 混合组装, 根据我司特点, 建议优选下列加工工艺:

单面 SMT (单面回流焊接技术)

此种工艺较简单。典型的单面 SMT 其 PCB 主要一面全部是表面组装元器件 (如我司部分内存产品)。根据我司实际情况, 这里我们可以将单面 SMT 概念略微放宽一些, 即 PCB 主要一面上可以有少量符合回流焊接温度要求和通孔回流焊接条件的 THT 元器件, 采用通孔回流焊接技术焊接这些 THT 元器件, 另外考虑到节省钢网, 也可以允许在另一面有少量 SMT 元器件采用手工焊接 (如我司部分无线网卡产品), 手工焊接 SMT 元器件的封装要求如下:

引线间距大于 0.5mm (不包括 0.5mm) 的器件, 片式电阻、电容的封装尺寸不小于 0603, 不要有 0402 排阻, 不要有 BGA 等面数组器件。也可以手工焊接少量 THT 组件。

加工工艺为: 锡膏涂布——元器件贴装——回流焊接——手工焊接

双面 SMT (双面回流焊接技术)

此种工艺较简单 (如我司部分内存产品)。适合双面都是表面贴装元器件的 PCB, 因此在元器件选型时要求尽量选用表面贴装元器件, 以提高加工效率。如果 PCB 上无法避免使用小部分 THT 元器件, 可以采用通孔回流焊接技术和手工焊接方法。采用通孔回流焊接技术, THT 元器件要符合回流焊接温度要求和通孔回流焊接条件。由于此工艺是二次回流焊接, 在第二次回流焊接时, 底部的元器件是靠熔融焊料的表面张力而吸附在 PCB 板上的。为防止焊料熔化时过重的元器件下掉或移位, 对底面的元器件重量有一定要求, 判断依据为: 每平方英寸焊角接触面的承重量应小于等于 30 克。如果采用网带式回流焊机焊接, 每平方英寸焊角接触面的承重量大于 30 克的器件, 必须接触网带, 并使 PCB 板同网带保持水平。

加工工艺为: 锡膏涂布——元器件贴装——回流焊接——翻板——锡膏涂布——元器件贴装——回流焊接——手工焊接

单面 SMT+THT 混装 (单面回流焊接, 波峰焊接)

此类工艺是一种常用的加工方法, 因此在 PCB 布局时, 尽可能将元器件都布于同一面, 减少加工环节, 提高生产效率。

加工工艺为: 锡膏涂布——元器件贴装——回流焊接——插件——波峰焊接

双面 SMT+THT 混装（双面回流焊接，波峰焊接）

此种工艺较为复杂，在我司网络产品中多见。此类 PCB 板底面的 SMT 元器件需要采用波峰焊接工艺，因此对底面的 SMT 元器件有一定要求。

BGA 等面数组器件不能放在底面，PLCC、QFP 等器件不宜放在底面，细间距引线 SOP 不宜波峰焊接，元器件托起高度值（Stand off）不能满足印胶要求的片式组件，由于无法印胶固定，也不宜放在底部波峰焊接，SOP 器件的布局方向也有要求等。具体要求请参见“布局”一节。

在设计这种元器件密度较大，底面必须排布元器件并且 THT 元器件又较多的 PCB 板时，要求采用此种布局方式，提高加工效率，减少手工焊接工作量。

加工工艺为：锡膏涂布——元器件贴装——回流焊接——翻板——印胶——元器件贴装——胶固化——翻板——插件——波峰焊接

元器件布局

元器件布局通则

在设计许可的条件下，元器件的布局尽可能做到同类元器件按相同的方向排列，相同功能的模块集中在一起布置；相同封装的元器件等距离放置，以便组件贴装、焊接和检测。

PCB 板尺寸的考虑

限制我司 PCB 板尺寸的关键因素是切板机的加工能力。

选择的加工工艺中涉及到铣刀式切板机时，PCB 拼板尺寸：70mm×70mm——310mm×240mm。

选择的加工工艺中涉及到园刀式切板机时，PCB 拼板尺寸：50mm×50mm（考虑到其它设备的加工能力）——450mm×290mm。板厚：0.8mm——3.2mm。

选择的加工工艺中不涉及到切板机时（如网络产品），PCB 板尺寸：50mm×50mm——457mm×407mm。（波峰焊？），板厚：0.5mm——3.0mm。具体参见附录“加工设备参数表”。特别要注意在制作工艺夹具时也要考虑到设备的加工能力。

工艺边

PCB 板上至少要有一对边留有足够的传送带位置空间，即工艺边。PCB 板加工时，通常用较长的对边作为工艺边，留给设备的传送带用，在传送带的范围内不能有元器件和引线干涉，否则会影响 PCB 板的正常传送。

工艺边的宽度不小于 5mm。如果 PCB 板的布局无法满足时，可以采用增加辅助边或拼板的方法，参见“拼板”。

PCB 测试阻抗工艺边大于 7MM。

PCB 板做成圆弧角

直角的 PCB 板在传送时容易产生卡板，因此在设计 PCB 板时，要对板框做圆弧角处理，根据 PCB 板尺寸的大小确定圆弧角的半径（5mm?）。拼板和加有辅助边的 PCB 板在辅助边上做圆弧角。

元器件体之间的安全距离

考虑到机器贴装时存在一定的误差，并考虑到便于维修和目视外观检验，相邻两元器件体不能太近，要留有一定的安全距离。

QFP、PLCC

此两种器件的共同特点是四边引线封装，不同的是引线外形有所区别。QFP 是鸥翼形引线，PLCC 是 J 形引线。由于是四边引线封装，因此，不能采用波峰焊接工艺。

QFP、PLCC 器件通常布在 PCB 板的组件面，若要布在焊接面进行二次回流焊接工艺，其重量必须满足：每平方英寸焊角接触面的承重量应小于等于 30 克的要求。

BGA 等面数组器件

BGA 等面数组器件应用越来越多，一般常用的是 1.27mm，1.0mm 和 0.8mm 球间距器件。BGA 等面数组器件布局主要考虑其维修性，由于 BGA 返修台的热风罩所需空间限制，BGA 周围 3mm 范围内不能有其它元器件。正常情况下 BGA 等面数组器件不允许布置在焊接面，当布局空间限制必须将 BGA 等面数组器件布置在焊接面时，其重量必须满足前述要求。

BGA 等面数组器件不能采用波峰焊接工艺。

SOIC 器件

小外形封装的器件有多种形式，有 SO、SOP、SSOP、TSOP 等，其共同特点都是对边引线封装。此类器件适合回流焊接工艺，布局设计要求与 QFP 器件相同。引线间距 $\geq 1.27\text{mm}$ (50mil)、器件托起高度 (Standoff) $\leq 0.15\text{mm}$ 的 SOIC 器件可以采用波峰焊接工艺，但是要注意 SOIC 器件与波峰的相对方向。

Standoff 大于 0.2mm 不能过波峰

SOT、DPAK 器件

SOT 器件适用于回流焊接工艺和波峰焊接工艺，在布局时可以放在组件面和焊接面。采用波峰焊接工艺时，器件托起高度 (Standoff) 要 $\leq 0.15\text{mm}$ 。

线路板基础教材(一)

www.smt.cn 2004-1-15 SMT 信息网

本教材是笔者多年前在一大型国企的培训资料，现在扔在网上，希望对刚刚踏入线路板行业的朋友，有所帮助！

第一章

1. 名词解释概论

印制线路——在绝缘材料表面上，提供元器件（包括屏蔽组件）之间电器连接的导电图形。

印制电路——在绝缘材料表面上，按预定的设计，用印制的方法制作成印制线路，印制组件，或由两者组合而成的电路，称为印制电路。

印制线路/线路板——已经完成印制线路或印制电路加工的绝缘板的统称。

低密度印制板——大批量生产印制板，在 2.54 毫米标准坐标网格交点上的两个盘之间布设一根导线，导线宽度大于 0.3 毫米(12/12mil)。

中密度印制板——大批量生产印制板，在 2.54 毫米标准坐标网格交点上的两个盘之间布设两根导线，导线宽度大约为 0.2 毫米(8/8mil)。

高密度印制板——大批量生产印制板，在 2.54 毫米标准坐标网格交点上的两个盘之间布设三根导线，导线宽度为 0.1~0.15 毫米(4-6/4-6mil)。

2. 印制电路按所用基材和导电图形各分几类？

——按所用基材：刚性、挠性、刚一挠性；

——按导电图形：单面、双面、多层。

3. 简述印制电路的作用及印制电路产业的特点？

——首先，为晶体管、集成电路、电阻、电容、电感等元器件提供了固定和装配的机械支撑。

其次，它实现了晶体管、集成电路、电阻、电容、电感等组件之间的布线和电气连接、电绝缘、满足其电

气特性。

最后，为电子装配工艺中组件的检查、维修提供了标识符元和图形，为波峰焊接提供了阻焊图形。

——高技术、高投入、高风险、高利润。

4. 印制电路制造工艺分类主要分为那两种方法？各自的优点是什么？

——加成法：避免大量蚀刻铜，降低了成本。简化了生产工序，提高了生产效率。能达到齐平导线和齐平表面。提高了金属化孔的可靠性。

——减成法：工艺成熟、稳定和可靠。

5. 印制电路制造的加成法工艺分为几类？分别写出其流程？

——全加成法：钻孔、成像、增粘处理（负相）、化学镀铜、去除抗蚀剂。

——半加成法：钻孔、催化处理和增粘处理、化学镀铜、成像（电镀抗蚀剂）、图形电镀铜（负相）、去除抗蚀剂、差分蚀刻。

——部分加成法：成像（抗蚀刻）、蚀刻铜（正相）、去除抗蚀层、全板涂覆电镀抗蚀剂、钻孔、孔内化学镀铜、去除电镀抗蚀剂。

6. 减成法工艺中印制电路分为几类？写出全板电镀和图形电镀的工艺流程。

——非穿孔镀印制板、穿孔镀印制板、穿孔镀印制板和表面安装印制板。

——全板电镀（掩蔽法）：双面覆铜板下料、钻孔、孔金属化、全板电镀加厚、表面处理、贴光致掩蔽型干膜、制正相导线图形、蚀刻、去膜、插头电镀、外形加工、检验、印制阻焊涂料、热风整平、网印制标记符号、成品。

——图形电镀（裸铜覆阻焊膜）：双面覆铜板下料、冲定位孔、数控钻孔、检验、去毛刺、化学镀薄铜、电镀薄铜、检验、刷板、贴膜（或网印）、曝光显影（或固化）、检验修版、图形电镀铜、图形电镀锡铅合金、去膜（或去除印料）、检验修版、蚀刻、退铅锡、通断路测试、清洗、阻焊图形、插头镀镍/金、插头贴胶带、热风整平、清洗、网印制标记符号、外形加工、清洗干燥、检验、包装、成品。

7. 电镀技术可分为哪几种技术？

——常规孔化电镀技术、直接电镀技术、导电胶技术。

8. 柔性印制板的主要特点有哪些？其基材有哪些？

——可弯曲折迭，减小体积；重量轻，配线一致性好，可靠性高。

9. 简述刚—柔性印制板的主要特点，用途？

——刚柔部分连成一体，省去了连接器，连接可靠，减轻重量、组装小型化。主要用于医疗电子仪器、计算机及其外设、通讯设备、航天航空设备和国防军事设备。

10. 简述导电胶印制板特点？

——加工工艺简单，生产效率高、成本低，废水少。

11. 什么是多重布线印制板？

——将金属导线直接分层布设在绝缘基板上而制成的印制板。

12. 什么是金属基印制板？其主要特点是什么？

——金属基底印制板和金属芯印制板的统称。

13. 什么是单面多层印制板？其主要特点是什么？

——在单面印制板上制造多层线路板。特点：不但能抑制内部的电磁波向外辐射，而且能防止外界电磁波对它的干扰，不需要孔金属化，成本低，重量轻，能够薄型化。

14. 简述积层式多层印制电路定义及制造？

——在已完成的多层板内层上以积层的方式交替制作绝缘层和导电层，层间自由的应用盲孔进行导通，从而制成的高密度多层布线的印制板。

第二章

1. 简述一般覆铜箔板是怎样制成的？

一般覆铜箔板是用增强材料（玻璃纤维布、玻璃毡、浸渍纤维纸等），浸以树脂粘合剂，通过烘干、裁剪、迭合成坯料，然后覆上铜箔，用钢板作为模具，在热压机中经高温高压成形而制成的。

2. 覆铜箔板的品种按板的刚、柔程度，增强材料的不同，分别可分为那几类？

按板的刚、柔程度可分为刚性覆铜箔板和挠性覆铜箔板。

按增强材料的不同，可分为：纸基、玻璃布基、复合基（CEM 系列等）和特殊材料基（陶瓷、金属基等）四大类。

3. 简述国标 GB/T4721-92 的意义。

产品型号第一个字母，C，即表示覆铜箔。

第二、三两个字母，表示基材所用的树脂；

第四、五两个字母，表示基材所用的增强材料；

在字母末尾，用一短横线连着两位数字，表示同类型而不同性能的产品编号。

4. 下列英文缩写分别表示什么？JIS，ASTM，NEMA，MIL，IPC，ANSI，IEC，BS

JIS 日本工业标准

ASTM 美国材料实验学会标准。

NEMA 美国制造协会标准

MIL 美国军用标准

IPC 美国电路互连与封装协会标准

ANSI 美国国家标准协会标准
UL 美国保险协会实验室标准
IEC 国际电工委员会标准
BS 英国标准协会标准
DIN 德国标准协会标准
VDE 德国电器标准
CSA 加拿大标准协会标准
AS 澳大利亚标准协会标准

5. 简述 UL 标准与质量安全认证机构?

UL 是“保险商实验室”的英文开头。UL 机构现已发布了约六千件安全标准文件。与覆铜箔板有关内容的标准, 包含在 U1746 中。

6. 铜箔按不同制法可分为那两大类? 在 IPC 标准中有分别称为什么?

分为压延铜箔和电解铜箔两大类。在 IPC 标准中分别称为 W 类和 E 类

7. 简述压延铜箔和电解铜箔的性能特点和制法。

压延铜箔是将铜板经过多次重复辊扎而制成的。它如同电解铜箔一样, 在毛箔生产完成后, 还要进行粗化处理。压延铜箔的耐折性和弹性系数大于电解铜箔, 铜纯度高于电解铜箔, 在毛面上比电解铜箔光滑。

8. 简述电解铜箔的各种技术性能及其覆铜箔板性能的影响?

- A. 厚度。
- B. 外观。
- C. 抗张强度与延伸率。高温下的延伸率和抗张强度低, 会引起半的尺寸稳定性和平整性变差, PCB 的金属化孔的质量下降以及使用 PCB 时产生铜箔断裂问题。
- D. 抗剥强度。低粗化度的 LP、VLP、SLP 型铜箔在制作精细线条的印制板和多层板上, 其抗剥强度性能比一般铜箔 (STD 型)、HTZ 型更好。
- E. 耐折性。电解铜箔纵向和横向差异, 横向略高于纵向。
- F. 表面粗糙度。
- G. 蚀刻性。
- H. 抗高温氧化性。

除上述八项铜箔主要技术性能外, 还有铜箔的可塑性、UV 油墨的附着性, 铜箔的质量电镀系数, 铜箔的色相等。

9. 简述玻璃纤维布的性能?

基本性能的项目有: 经杀、纬纱的种类、织布的密度 (经纬纱根数)、厚度、单位面积的重量、幅宽以及断裂强度 (抗张强度) 等。

10. 按 NEMA 标准, 一般用纸基覆铜箔板按其功能划分常见的有那些?

常见的有: XPC、XXXPC、FR-1 (XPC-FR)、FR-2 (XXXPC-FR)、FR-3 等品种。

11. 试比较一般纸基覆铜箔板与环氧玻璃布基覆铜箔板？

一般纸基覆铜箔板与环氧玻璃布基覆铜箔板相比，具有价格低，PCB 可冲孔加工等优点。但一些介电性能、机械性能不如环氧玻璃布基板。吸水性较高也是此类板的突出特点。

12. 简述酚醛纸基覆铜箔板的性能？

一类是基本性能。主要包括介电性能、机械性能、物理性能、阻燃性等。另一类是应用性能。包括：板的冲孔加工性、加工板的尺寸变化和平整性方面的变化、板在不同条件下的吸水性、板的冲击强度、板在高温下的耐浸焊性和铜箔剥离强度的变化等。

13. 简述一般玻璃布基覆铜箔板的特性？

一般玻璃布基覆铜箔板的增强材料采用 E 型玻璃纤维布，常用牌号（按 IPC 标准）为：7628、2116、1080 三种。常采用的电解粗化铜箔为 0.018 毫米、0.035 毫米、0.070 毫米三种。

14. 一般 FR-4 板分为那两种，其板厚范围一般是多少？

FR-4 刚性板。板厚范围：0.8-3.2 毫米，另一种为多层线路板芯部用的薄型板。板厚范围：0.1-0.75 毫米。

15. 什么叫复合基材覆铜板 CEM-3？

复合基材覆铜板 CEM-3，几美国 NEMA 标准中定义的 composite Epoxy Material Grade-3 型板材，简称 CEM-3。

16. 简述 CEM-3 的性能特点和用途。

由于板芯的玻璃布用玻纤非织布代替，机械强度有所下降；但改善了冲剪性能，很多装配孔可以冲制，提高功效；同时非织布对钻头的磨损量小，明显改善了板材的钻孔性能。如果采用长轴钻头，可以将五块板重迭钻孔。非织布结构比玻璃布疏松，有利于树脂液浸渍、板材的湿、耐热性显著提高。

已经在民用及工业电子产品中被采用，为满足电子产品轻、薄、短、小化和多功能、高可靠性的要求，必须适合表面贴装技术及多层印制电路板技术，尺寸变化率小，绝缘性能高、平整性好、耐热性、铜箔粘接强度及通孔可靠性要高。

高速 PCB 设计指南之一

第一篇 PCB 布线

在 PCB 设计中，布线是完成产品设计的重要步骤，可以说前面的准备工作都是为它而做的，在整个 PCB 中，以布线的设计过程限定最高，技巧最细、工作量最大。PCB 布线有单面布线、双面布线及多层布线。布线的模式也有两种：自动布线及交互式布线，在自动布线之前，可以用交互式预先对要求比较严格的线进行布线，输入端与输出端的边线应避免相邻平行，以免产生反射干扰。必要时应加地线隔离，两相邻层的布线要互相垂直，平行容易产生寄生耦合。

自动布线的布通率，依赖于良好的布局，布线规则可以预先设定，包括走线的弯曲次数、导通孔的

数目、步进的数目等。一般先进行探索式布线，快速地把短线连通， 然后进行迷宫式布线，先把要布的联机进行全局的布线路径优化，它可以根据需要断开已布的线。并试着重新再布线，以改进总体效果。

对目前高密度的 PCB 设计已感觉到贯通孔不太适应了， 它浪费了许多宝贵的布线通道，为解决这一矛盾，出现了盲孔和埋孔技术，它不仅完成了导通孔的作用， 还省出许多布线通道使布线过程完成得更加方便，更加流畅，更为完善，PCB 板的设计过程是一个复杂而又简单的过程，要想很好地掌握它，还需广大电子工程设计人员去自己体会， 才能得到其中的真谛。

1 电源、地线的处理

既使在整个 PCB 板中的布线完成得都很好，但由于电源、 地线的考虑不周到而引起的干扰，会使产品的性能下降，有时甚至影响到产品的成功率。所以对电、 地线的布线要认真对待，把电、地线所产生的噪音干扰降到最低限度，以保证产品的质量。

对每个从事电子产品设计的工程人员来说都明白地线与电源线之间噪音所产生的原因， 现只对降低式抑制噪音作以表述：

- (1)、众所周知的是在电源、地线之间加上去耦电容。
- (2)、尽量加宽电源、地线宽度，最好是地线比电源线宽，它们的关系是：地线>电源线>信号线，通常信号线宽为：0.2~0.3mm,最细宽度可达 0.05~0.07mm,电源线为 1.2~2.5 mm。 对数字电路的 PCB 可用宽的地导线组成一个回路，即构成一个地网来使用(模拟电路的地不能这样使用)
- (3)、用大面积铜层作地线用,在印制板上把没被用上的地方都与地相连接作为地线用。或是做成多层板，电源，地线各占用一层。

2 数字电路与模拟电路的共地处理

现下有许多 PCB 不再是单一功能电路（数字或模拟电路），而是由数字电路和模拟电路混合构成的。因此在布线时就需要考虑它们之间互相干扰问题，特别是地在线的噪音干扰。

数字电路的频率高，模拟电路的敏感度强，对信号线来说，高频的信号线尽可能远离敏感的模拟电路器件，对地线来说，整人 PCB 对外界只有一个结点，所以必须在 PCB 内部进行处理数、模共地的问题，而在板内部数字地和模拟地实际上是分开的它们之间互不相连，只是在 PCB 与外界连接的界面处（如插头等）。数字地与模拟地有一点短接，请注意，只有一个连接点。也有在 PCB 上不共地的，这由系统设计来决定。

3 信号线布在电（地）层上

在多层印制板布线时，由于在信号线层没有布完的线剩下已经不多，再多加层数就会造成浪费也会给生产增加一定的工作量，成本也相应增加了，为解决这个矛盾，可以考虑在电（地）层上进行布线。首先应考虑用电源层，其次才是地层。因为最好是保留地层的完整性。

4 大面积导体中连接腿的处理

在大面积的接地（电）中，常用元器件的腿与其连接，对连接腿的处理需要进行综合的考虑，就电气性能而言，组件腿的焊盘与铜面满接为好，但对组件的焊接装配就存在一些不良隐患如： 焊接需要大功率加热器。容易造成虚焊点。所以兼顾电气性能与工艺需要，做成十字花焊盘，称之为热隔离（heat shield）俗称热焊盘（Thermal），这样，可使在焊接时因截面过分散热而产生虚焊点的可能性大大减少。多层板的接电（地）层腿的处理相同。

5 布线中网络系统的作用

在许多 CAD 系统中，布线是依据网络系统决定的。网格过密，通路虽然有所增加，但步进太小，图场的数量过大，这必然对设备的储存空间有更高的要求，同时也对象计算器类电子产品的运算速度有极大的影响。而有些通路是无效的，如被组件腿的焊盘占用的或被安装孔、定们孔所占用的等。网格过疏，通路太少对布通率的影响极大。所以要有一个疏密合理的网络系统来支持布线的进行。

标准元器件两腿之间的距离为 0.1 英寸(2.54mm),所以网格系统的基础一般就定为 0.1 英寸(2.54 mm)或小于 0.1 英寸的整倍数，如：0.05 英寸、0.025 英寸、0.02 英寸等。

6 设计规则检查 (DRC)

布线设计完成后,需认真检查布线设计是否符合设计者所制定的规则,同时也需确认所制定的规则是否符合印制板生产工艺的需求,一般检查有如下几个方面:

- (1)、线与线,线与组件焊盘,线与贯通孔,组件焊盘与贯通孔,贯通孔与贯通孔之间的距离是否合理,是否满足生产要求。
- (2)、电源线和地线的宽度是否合适,电源与地线之间是否紧耦合(低的波阻抗)?在PCB中是否还有能让地线加宽的地方。
- (3)、对于关键的信号线是否采取了最佳措施,如长度最短,加保护线,输入线及输出线被明显地分开。
- (4)、模拟电路和数字电路部分,是否有各自独立的地线。
- (5)后加在PCB中的图形(如图标、注标)是否会造成信号短路。
- (6)对一些不理想的线形进行修改。
- (7)、在PCB上是否加有工艺线?阻焊是否符合生产工艺的要求,阻焊尺寸是否合适,字符标志是否压在器件焊盘上,以免影响电装质量。
- (8)、多层板中的电源地层的外框边缘是否缩小,如电源地层的铜箔露出板外容易造成短路。

PLACEMENT 配置方法与架构:

PLACEMENT 是整体 LAYOUT 的灵魂,所以它具备有 --- 机构限定, LAYOUT 空间配置, 电路特性整合, 考虑 SMT(插件)制程与整体美观。

1. 机构限定 --- PLACEMENT 前一定要先设定板子机构,如板框,零件机构 {大部份是 CONNECT (连接器), LED, JACK, SWITCH 等} 定位,限高区 (限制零件高度),禁布区 (禁止摆设零件或禁止走线等)。
2. LAYOUT 空间配置 --- 所谓空间配置就是决定 LAYOUT 走线方式, LAYOUT 空间大小是否足够,层数几层,线宽, VIA 大小等。
3. 电路特性整合 --- 排 PLACEMENT 时,一定要以线路图的电路特性下去排 PLACEMENT,不可依自己的感觉去做,所以你必须看着线路图去排 PLACEMENT,最简单易懂的方式就以 RD(客户)的线路图架构去做,如线路图有多张时,可能客户已经有考虑它的电路特性,所以你就是以单一张线路零件彼此靠近为主,但是这不是最好的方式,最好方式是真正的了解每一个零件,每一个 NET 它本身所要运作的功能。
4. 考虑 SMT (插件) 制程 --- 零件的排列要按照 SMT (插件) 制程,如: SMD {小零件 (RC0603)} 等,在背面着装方向与过锡炉方向成 90 度, DIP 零件尽量放正面, IC 也尽量放正面。
5. 整体美观 --- LAYOUT PLACEMENT 也要加入美观,整齐,最忌讳杂乱无章,包括 IC, DIP 电解电容方向一致等。

PCB LAYOUT 走线观念与方法建立:

先前已介绍 LAYER SET 及 架构,因此这里要进入 LAYOUT 观念与方法,请遵循:

1. COMPONENT SIDE (零件面) 为 TOP 以垂直走线为主, {随 PCB 板摆放零件不同
SOLDER SIDE (背面) 为 BOTTOM 以水平走线为主, 此方法可互相交换灵活运用}
此目的为防止走线时不同层互相在垂直或水平之间有同一方向, 将导致有线无法跨越之问题, 造成 LAYOUT 困难, 初学者请以此原则 LAYOUT, 不要怕打 VIA, 多练习自然知道诀窍。

2. SPACE CHECK 以中心点 {包含 零件 (SMD & DIP), 线, COPPER} 与中心点 CHECK.
3. 建立格点 (GRID) 观念, GRID 区分 DISPLAY GRID & LAYOUT GRID, 通常 GRID 可辅助 LAYOUT 时走线间距, 如 线宽 6 MIL. SPACE 6MIL 此时你的 LAYOUT GRID 6MIL, 而你的 DISPLAY GRID 12MIL 等 .
4. 打 VIA 注意与方法: VIA 在 PCB BOARD 里是仅次于零件最占空间的东西, 所以如何以有限空间去创造空间, 让你能如鱼得水尽情 LAYOUT, 不致被 VIA 占太多空间, 有几种方法:
 1. 以顺的线 (不打 VIA) 为首要 LAYOUT 的线先走.
 2. 善用 DIP 零件特性 (可 LAY 不同层面), 就可以少打 VIA.
 3. 尽量不要打一直线 VIA, 不管是垂直或水平, 以有效地交叉打 VIA 为最省空间之.
 4. 要利用 PCB BOARD 较占多空间者去打 VIA, EXP: 此区域是水平空间者大, 那打 VIA 以水平方向打之, 同理, 此区域是垂直空间者大, 那打 VIA 以垂直方向打之.
 5. 打 VIA 时, 要尽量紧密在一起, 不可差距太大以致造成空间占用太多.
 6. 善用小空间与大空间之利用与关系, 小空间不易打 VIA, 所以在此以能打能顺为主, 反之, 大空间能调能动为主.
 7. VIA 设定以最大能设定大小: 小 (DRILL) - PAD -> 大 (DRILL) - PAD UNIT: MIL
DRILL 10 12 16 20
PAD 18 24 28 32 此大小设定, 也可帮助你空间的应用 .
 8. IC (QFP IC) 内尽量不要打 VIA 除 GND VIA 外, 因为要提供 IC 内部正面 GND 完整, 亦可防 EMI 噪声干扰.
 9. 打 VIA 时要离 SMD PAD 15 MIL 以上.
 10. 电源 (正) 电流大 VIA 大 且 输出地方多打 VIA (3-4 个).
 11. PCB BOARD 有 GND PLANE (正背面 & 内层) 处多打 VIA, 为加强 GND PLANE 面积, COPPER PLANE 如有尖角处一定要打 VIA, 防尖端放电 .
5. 走线时 TRACE 与 TRACE 之间尽量整把 TRACE LAYOUT, EXP: D0 - D15 (A0 - A15), 不要有零星的讯号线在里面穿插.
6. 走线时要记住小空间往大空间移动, 意思说当小空间的 TRACE SPACE 不够, 此时你必须想办法将 TRACE 往大空间移动.
7. 走线时要考虑线路的电路特性, EXP: CLK 等.
8. 做一个 LAYOUT 工程师要活用各种方式.

LAYOUT 工作流程 :



